

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-237565

(43)Date of publication of application : 09.09.1997

(51)Int.Cl.

H01J 1/30

(21)Application number : 08-039891

(71)Applicant : HOYA CORP

(22)Date of filing : 27.02.1996

(72)Inventor : NAGASAWA HIROYUKI
MITSUI HIDEAKI

(54) EMITTER FOR FIELD ELECTRON EMITTING ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a field electron emitting element having a high-stability, high-efficiency electron emission characteristic by using a material added with a prescribed element dominating the conductive pattern of silicon carbide to silicon carbide as an emitter.

SOLUTION: When one of group III elements such as B, Al, Ga, In and group V elements such as N, P, As, Sb, Si is added as an impurity to silicon carbide, the diffusion coefficient is extremely lowered, the stability as a field electron emitting element is improved, and the voltage required for electron emission can be lowered. The homogeneity of the work function based on the difference in crystal polymorphism by plane direction can be improved, the energy level of the added impurity is located in the conduction band of silicon carbide, and the current density emitted from an emitter is not affected by heat and light from the outside. The silicon carbide is manufactured by the vapor phase epitaxy method, and the impurity is added by thermal diffusion, ion implantation, or neutron beam radiation preferably at the additive concentration of 5-100ppm.

LEGAL STATUS

[Date of request for examination] 26.04.2002

[Date of sending the examiner's decision of rejection] 16.07.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**Japanese Unexamined Patent Publication
No.237565/1997 (Tokukaihei 9-237565)**

A. Relevance of the Above-identified Document

The following is a partial English translation of exemplary portions of non-English language information that may be relevant to the issue of patentability of the claims of the present application.

B. Translation of the Relevant Passages of the Document

[EMBODIMENTS]

[0047] (Example 1) Figures 4 to 8 are diagrams each showing a step of producing a vertical field electron emitter of Example 1.

(1) Forming an Emitter

In a vacuum, a conductive film (41) having a thickness of 1 μm was adhered, at 1150°C, onto a quartz substrate (insulative substrate) (41) having a thickness of 1 mm. A single crystal silicon (Si) to which $3 \times 10^{19}/\text{cm}^3$ of B (boron) was added was used as an impurity of the conductive film (42). The conductive film (42) had a resistivity of 0.003 Ω -cm. A surface of the Si had a surface orientation of (111). A resist (43) with a thickness of 2 μm was applied onto the conductive film (42).

[0048] Thereafter, the resist was exposed, via a mask, by using lithography, and then developed to cut an outer edge portion of the resist. Then, the resist was used as a mask to cut an outer edge of the conductive film (42) by

performing reactive ion etching (RIE), thereby exposing an outer edge portion of the insulative substrate (41) (Figure 4(b)).

[0049] Thereafter, O₂ plasma asher was performed to eliminate the resist on the conductive film (42). Then, a silicon carbide film (45) having a thickness of 3μm was formed, by using a CVD method under the condition of Table 2 below, on the conductive film (42) (Figure 4(c)). Concurrently with forming the silicon carbide film, 70 ppm of N (nitrogen), which was to act as an emitter, was added by using 0.5 sccm of NH₃ as a doping gas.

[0050] Then, the exposed portions from a top of the silicon carbide film to the insulative substrate were covered, by using a CVD method under the condition of Table 6, with a silicon nitride film (46) having a thickness of 1 μm. Thereafter, a resist film (47) having a thickness of 2 μm was applied onto the silicon nitride film (46) (Figure 4(d)).

[0051] Thereafter, exposure and development were performed, via a mask, by using a lithography to form a resist pattern in a shape of circular aperture. Then, RIE was performed, by using the resist pattern as a mask, on the silicon nitride film (46) and the silicon carbide film (45) (Figure 5(e)).

[0052] Then, plasma etching (downflow etching) was performed thereon so that the silicon carbide (45), which

was to act as an emitter, became a gentle cone-shape, and that the resist was eliminated (Figure 5(f)).

[0053] Thereafter, thermal oxidation was performed by using the remaining silicon nitride film as a mask, thereby sharpening a tip of the silicon carbide, which was to act as an emitter (Figure 5(g)). Then, silicon oxide etching was performed with the use of a HF solution to eliminate the silicon dioxide formed on an outer periphery of the emitter. Simultaneously, the silicon nitride film (46) was eliminated. Consequently, an emitter (45a) made of silicon carbide was formed (Figure 5(h)). The silicon carbide constituting the emitter (45a) was a cubic crystal or a hexagonal crystal.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-237565

(43) 公開日 平成9年(1997)9月9日

(51) IntCl.⁶

H 0 1 J 1/30

識別記号

庁内整理番号

F I

H 0 1 J 1/30

技術表示箇所

A

審査請求 未請求 請求項の数 7 O L (全 14 頁)

(21) 出願番号

特願平8-39891

(22) 出願日

平成8年(1996)2月27日

(71) 出願人 000113263

ホーヤ株式会社

東京都新宿区中落合2丁目7番5号

(72) 発明者 長澤 弘幸

東京都新宿区中落合2丁目7番5号 ホーヤ株式会社内

(72) 発明者 三ッ井 英明

東京都新宿区中落合2丁目7番5号 ホーヤ株式会社内

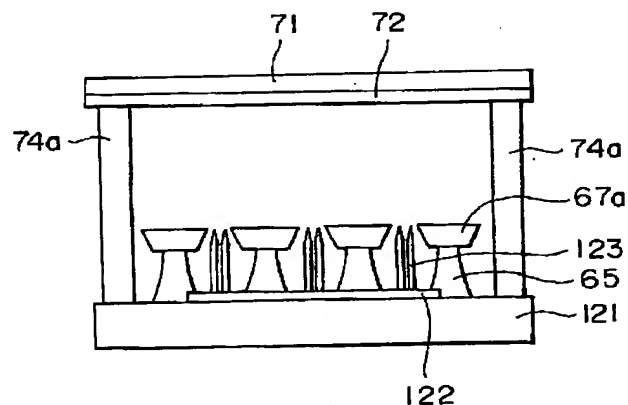
(74) 代理人 弁理士 中村 静男 (外2名)

(54) 【発明の名称】 電界電子放出素子用エミッタ

(57) 【要約】

【課題】 先鋭化加工の難しい炭化珪素をエミッタ材として用いて、高い電流密度に対してエミッタの形状変化が起こりにくく、電界電子放出素子としての安定性が著しく高く、電子放出に要する電圧を低くすることができ、さらに結晶多形や面方位の違いに基づく仕事関数の不均一性を制御することが可能であり、エミッタから放出される電流密度が外部からの熱や光の影響を受けない電界電子放出素子用エミッタを提供する。

【解決手段】 炭化珪素に該炭化珪素の伝導型を支配する元素が添加された材料からなることを特徴とする電界電子放出素子用エミッタ、それを有する電界電子放出素子。



【特許請求の範囲】

【請求項1】 炭化珪素に該炭化珪素の伝導型を支配する元素が添加された材料からなることを特徴とする電界電子放出素子用エミッタ。

【請求項2】 炭化珪素の伝導型を支配する元素が、B、Al、Ga、In、N、P、As、SbおよびBiからなる群から選択されることを特徴とする請求項1に記載の電界電子放出素子用エミッタ。

【請求項3】 炭化珪素の伝導型を支配する元素が、N、P、As、SbおよびBiからなる群から選択されることを特徴とする請求項2に記載の電界電子放出素子用エミッタ。

【請求項4】 炭化珪素の伝導型を支配する元素が、0.1ppm以上1000ppm未満の濃度で添加されていることを特徴とする請求項1～3のいずれか1項に記載の電界電子放出素子用エミッタ。

【請求項5】 炭化珪素が、特定の結晶方位に優先的に成長した単結晶ウィスカーからなることを特徴とする請求項1～4のいずれか1項に記載の電界電子放出素子用エミッタ。

【請求項6】 請求項1～5のいずれか1項に記載の電界電子放出素子用エミッタを有する電界電子放出素子。

【請求項7】 請求項1～5のいずれか1項に記載の電界電子放出素子用エミッタの製造法において、エミッタとなる炭化珪素を気相成長法により形成し、該気相成長と同時にまたは後に炭化珪素の伝導型を支配する元素を炭化珪素に添加する工程を含むことを特徴とする方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、超高速電子素子やフラットパネルディスプレイ、そしてセンサーなど種々の高性能デバイスに用いられる電界電子放出素子用エミッタおよびその製造法に関する。

【0002】

【従来の技術】超高速素子やフラットパネルディスプレイ、そしてセンサーなど種々の高性能デバイスの実現を目指して真空マイクロエレクトロニクスに関する研究が活発になっている。真空マイクロエレクトロニクスでは微小な電子放出素子が重要な役割を果たす。特に、電界放出型の電子放出素子（電界電子放出素子）は、微小なスポットの電子ビームを高い効率で発生させることが可能である。電界電子放出素子は、 10^7V/cm 以上の強電界下における電子のトンネリング現象を利用する。電界電子放出素子では、電子放出部（以下、エミッタという）に電界を集中させるため、エミッタ先端の曲率半径は、20nm以下まで先鋭化されなければならない。また、エミッタ材料には低い電圧で高い放出電流密度をもたらす特性が要求される。先鋭化されたエミッタには高い密度の電流が流れる。このため、エミッタ先端にはジュール熱に対する耐熱性も要求される。電子の放出特

性は、分子吸着によっても変化するので、エミッタ材表面への分子吸着も抑制されなければならない。さらに、ディスプレイなどへの応用を考えた場合、大面積で均一性に優れた電界電子放出が実現されなければならない。従って、電界電子放出素子のエミッタ材料には、(1)低い仕事関数または低い電子親和力を有すること、

(2)微細加工が容易であること、(3)不活性な表面により分子が吸着しにくいこと、(4)高電界印加に対する安定性があること、(5)電子放出の制御性に優れていること、(6)大面積にわたり均一に形成できること、そして(7)熱的な安定性を有することが要求される。

【0003】エミッタの先端加工には、熱酸化や異方性エッチング、そして蒸着法の応用など種々の方法が提案されている。図1は、熱酸化によるシリコンの先端加工の例である。シリコン基板(11)上の所望の位置に二酸化珪素または窒化珪素からなるマスク(12)が堆積される(図1(a))。次に、等方性のエッチング法により、シリコン基板をエッチングし、マスク(12)下に凸部(13)を設ける(図1(b))。次に、マスク(12)とともに基板を熱酸化し、シリコン表面に二酸化珪素を形成する。シリコンの露出した表面には、一様に二酸化珪素(14)が成長するが、マスク(12)直下では二酸化珪素の成長は抑制される(図1(c))。しかる後に、フッ化水素等を用いて二酸化珪素を除去することによりマスク(12)も同時に除去され、シリコン基板上にエミッタ(15)が形成される(図1(d))。

【0004】シリコンのような結晶性を有する基板は、異方性エッチングを活かした先端加工も可能である。図2は、シリコンの異方性エッチングを活かした先端加工の例(例えば、H. F. Gray, G. J. Campisi and R. F. Greene: IEDM Technical digest (1986) P. 776)である。シリコン(面方位(100))基板(21)上の所定の位置に、例えば二酸化珪素または窒化珪素からなるマスク(22)を堆積し(図2(a))、水酸化カリウムとイソプロピルアルコールの溶液中で異方性エッチングを行うと、シリコン(面方位(111))ファセットが現れて、シリコン基板上に先端部を形成することができる(図2(b))。以上のように、シリコンを用いれば、その熱酸化特性や異方性エッチング特性を活かして、容易に先端加工を行うことができる。

【0005】図3は、蒸着法によるエミッタ作成例である。絶縁性基板(31)上に導体層(32)を形成し、さらに上層に絶縁体からなるスペーサー層(33)とゲート電極層(34)とが積層される。また、スペーサー層(33)とゲート電極層(34)の所定の位置には下地導体層(32)を露出するための開口部(37)が設けられている(図3(a))。しかる後に、シリコンからなるエミッタ材(35)を蒸着すると、開口部(3

7) 直下の導体層(32)上には円錐型のエミッタ(36)が形成される(図3(b))。開口部がエミッタ材(35)に完全に封止された後、最上層をエッチングすることにより、基板上にエミッタ(36)を得ることができる(図3(c))。

【0006】上記のようにエミッタ材としてシリコンを用いれば、種々の微細加工法が可能となり、望ましいエミッタ形状を得ることはできる。

【0007】

【発明が解決しようとする課題】しかしながら、シリコンの仕事関数は比較的高く、低電圧での電界電子放出は困難である。また、高い電流密度に伴うジュール熱により、先端形状の経時的変化や不純物の熱拡散が起こり、放出電流の長期安定性が損なわれる。このため、エミッタ表面を比較的低い仕事関数を有する炭化物で被覆する試みがなされている(例えば、特開平5-242796号公報および特開平5-198253号公報)。しかし、エミッタ先端を種々の炭化物で被覆しようとする、工程が煩雑になるばかりでなく、エミッタの先端形状が損なわれる。さらに、既存のエミッタと被覆された炭化物層との間に界面が生じ、これが電子放出を不安定にする原因となる。

【0008】炭化珪素単体でエミッタを形成する試みも行われている(例えば、特公平6-95450号公報)。しかし、炭化珪素は多くの結晶多形を有しており、それぞれの結晶相はそれぞれ異なった仕事関数を有しているため、炭化珪素を用いて所望の電子放出特性を実現するためには、炭化珪素の結晶多形をも制御しなければならない。また、炭化珪素は、シリコン同様、半導体であるため、例えば温度や光の影響を受け易く、電子放出特性が容易に変化してしまう。

【0009】本発明は、炭化珪素をエミッタ材として用いようとする場合の上記問題点を解決し、且つ高い電流密度に対してエミッタの形状変化が起こりにくく、電界電子放出素子としての安定性が著しく高く、電子放出に要する電圧を低くすることができ、さらに結晶多形や面方位の違いに基づく仕事関数の不均一性を制御することが可能であり、エミッタから放出される電流密度が外部からの熱や光の影響を受けない電界電子放出素子用エミッタを第一の目的とし、それを有する電界電子放出素子を提供することを第二の目的とする。

【0010】さらに本発明は、従来方法に比べ著しく簡略化された上記電界電子放出素子用エミッタの製造法を提供することを第三の目的とする。

【0011】

【課題を解決するための手段】本発明者らは、上記目的を達成するため、鋭意研究を重ねた結果、炭化珪素をエミッタ材として用い、炭化珪素の伝導型を支配する元素、いわゆる不純物を添加することによって、高い電流密度に対してエミッタの形状変化が起こりにくく、電界

電子放出素子としての安定性が著しく高く、電子放出に要する電圧を低くすることができ、さらに結晶多形や面方位の違いに基づく仕事関数の不均一性を制御することが可能であり、エミッタから放出される電流密度が外部からの熱や光の影響を受けない電界電子放出素子用エミッタが得られることを見出し本発明を完成した。

【0012】すなわち、本発明の第一の目的は、炭化珪素に該炭化珪素の伝導型を支配する元素が添加された材料からなることを特徴とする電界電子放出素子用エミッタによって達成される。

【0013】本発明の第二の目的は、上記第一の目的である電界電子放出素子用エミッタを有する電界電子放出素子によって達成される。

【0014】本発明の第三の目的は、上記第一の目的である電界電子放出素子用エミッタの製造法において、エミッタとなる炭化珪素を気相成長法により形成し、該気相成長と同時にまたは後に炭化珪素の伝導型を支配する元素を炭化珪素に添加する工程を含むことを特徴とする方法によって達成される。

【0015】

【発明の実施の形態】以下、本発明を詳細に説明する。本発明の第一の目的である、炭化珪素に該炭化珪素の伝導型を支配する元素が添加されている材料からなることを特徴とする電界電子放出素子用エミッタについて説明する。

【0016】本発明の電界電子放出素子用エミッタを構成する物質である炭化珪素それ自体は、半導体であり、熱に対して強く、酸化等の化学変化が起こりにくく、機械的強度が高く、仕事関数が比較的低いという性質を有する。これらの炭化珪素の性質は、電界電子放出素子用エミッタとして好ましいものである。すなわち、炭化珪素をエミッタとして用いると、高い電流密度に対してエミッタの形状変化が起こりにくいという利点を有する。

【0017】炭化珪素の伝導型を支配する元素とは、半導体である炭化珪素に対して添加する、所定の不純物をいう。炭化珪素の伝導型を支配する元素(以下、「不純物」という。)を添加することにより、炭化珪素の半導体の性質をより金属に近い性質にするために添加しうる元素(V族およびIII族元素)をいう。ここで、「伝導型を支配する」とは、結晶中に電子を与えてn型半導体にしたり、正孔を与えてp型半導体にしたりすることを用いる。

【0018】このように不純物を添加して、半導体である炭化珪素をより金属に近い性質にすることにより、炭化珪素が元来有する上記の性質に加えて、熱や光の影響を受けなくなる、結晶多形や面方位の違いに基づく仕事関数の不均一性を制御することができるようになる。すなわち、不純物を添加することにより、電界電子放出素子用エミッタとして、さらに有利な性質が炭化珪素に付与されるのである。

【0019】本発明で用いることができる不純物としては、例えばB、Al、Ga、In等の3族元素およびN、P、As、Sb、Bi等の5族元素が挙げられる。これらの元素が炭化珪素に添加されると、これらの不純物の炭化珪素中における拡散係数珪素に比べて著しく低いいため、電界電子放出素子としての安定性が著しく向上する。また、これらの不純物を添加しない場合に比べて、電子放出に要する電圧を低くすることが可能となる。さらに、結晶多形や面方位の違いに基づく仕事関数の不均一性を抑制することも可能となる。

【0020】添加される上記不純物のエネルギー準位は、炭化珪素の伝導帯に位置するため、エミッタから放出される電流密度は外部からの熱や光の影響を受けなくなる。

【0021】上記不純物のうち、N、P、As、Sb、Bi等の5族元素は、電子を与えるドナー不純物であり、これら5族元素が添加された炭化珪素は、縮退した半導体となり、電子親和力が3 eV以下となり、炭化珪素に対してドナー不純物ではない通常の不純物、例えば、上記3族の元素を含む場合よりも、さらに電子放出に要する電圧を低くすることが可能となる。すなわち、従来公知の電界電子放出素子での印加電圧が、300 V以上程度であるのに対して、本発明の電界電子放出素子では、50~100 V程度まで低減できる。

【0022】不純物の炭化珪素への添加濃度は、通常0.1 ppm以上1000 ppm未満であり、好ましくは1 ppm以上500 ppm未満であり、特に5 ppm以上100 ppm未満が好ましい。不純物濃度が0.1 ppm未満では、不純物レベルが炭化珪素の禁制帯

(2.2~2.8 eV)中に位置してしまうため、炭化珪素が本来の半導体としての挙動を示し、不純物添加による効果が現れなくなる。また、1000 ppm以上の濃度で不純物を添加した場合は、炭化珪素の結晶性が損なわれてしまい、望ましい電子放出が実現され難くなる。0.1 ppm以上1000 ppm未満の不純物添加濃度では、炭化珪素の伝導帯中に不純物準位が位置するために、不純物バンド間での電子励起過程が抑制され、エミッタからの放出電流は、熱や光、結晶方位、そして結晶多形に対して変動しなくなる。また、従来エミッタ材として用いられていたシリコンの禁制帯幅(1.12 eV)よりも本発明で用いられる炭化珪素の禁制帯幅(2.2~2.8 eV)の方が著しく広く、そのため、500℃以上の高温においても安定に動作する電界電子放出素子用エミッタが得られる。

【0023】本発明の炭化珪素からなる電界電子放出素子用エミッタは、前記した従来の方法(熱酸化、エッチング、蒸着等)により製造することも可能であるが、後記する本発明の製造法(気相成長法)で形成することにより、エミッタを構成する炭化珪素の均一性と結晶性は優れたものとなり、放出電子電流密度も均一化され安定

したものとなる。

【0024】上記の本発明の炭化珪素に特定の不純物が添加された電界電子放出素子用エミッタのうち、特定の結晶方位に優先的に成長した炭化珪素の単結晶ウィスカーからなるものは、エミッタの先端加工を全く必要とせず、電界電子放出素子の作製がより簡略化される利点を有するものである。さらに、単結晶炭化珪素からなるため、より安定した電子放出が実現される利点も有する。

【0025】ここで、ウィスカーとは、特定の条件下に(例えば、表6記載の条件)、炭化珪素を気相成長させることによって形成される、図15中の(115)で示されるような棒状で、先端の尖った結晶形状のものをいう。ウィスカーは、気相成長によって自然に先端の尖った構造となるため、先端を尖らせるための加工を要しないのである。これに対し、ウィスカーではない通常のエミッタでは、後記する実施例4のように、炭化珪素の先端を尖らす加工をする必要がある。

【0026】特定の結晶軸方向(特にシリコン基板上での[111]方位)に成長する単結晶ウィスカーを形成することにより、炭化珪素の気相成長と同時に先鋭化が実現され、後記するように、電界電子放出素子の製造工程が大幅に簡略化される。

【0027】さらに、ウィスカーからなるエミッタのすべてのエミッタ先端は、同一面方向を有するため、放出電流の均一性が向上するという利点も有する。

【0028】次に、本発明の第二の目的である上記電界電子放出素子用エミッタを有する電界電子放出素子は、上記本発明の電界電子放出素子用エミッタを組み込んだものである。それ故、高い電流密度に対して、エミッタの形状変化が起こり難く、電界電子放出素子としての安定性が著しく高く、低い電圧で電子放出が可能であり、炭化珪素からなるエミッタの結晶多形や面方位の違いに基づく仕事関数の不均一性を制御することが可能であり、エミッタから放出される電流密度が外部からの熱や光の影響を受けず、さらに大面積化が可能であるという特徴を有するものである。

【0029】次に、本発明の第三の目的である上記本発明の電界電子放出素子用エミッタの製造法について説明する。本発明の製造法は、エミッタとなる炭化珪素を、気相成長法によって形成することを特徴とする。

【0030】ここで気相成長法とは、原料となるガス分子同士を気相中で分解反応をせしめて、反応生成物を基板上に堆積させる方法であり、例えばCVD法やMBE法等が含まれる。

【0031】気相成長法は、基板上に堆積される物質の結晶性、ステップカバレッジに優れ、化学量論的な組成が得られ易く、不純物の添加も容易であるという特徴を有する。

【0032】上記のように、気相成長法によれば、結晶性の優れた炭化珪素層を形成することができる。

【0033】電界電子放出素子用エミッタとなるべき炭化珪素を気相成長させるための条件は、以下の通りである。

【0034】炭化珪素の気相成長温度は、通常800～1500℃、好ましくは900～1100℃の範囲である。炭化珪素の気相成長のための原料ガスは、珪素源としては、 SiH_2Cl_2 、 SiCl_4 、 SiH_4 、 Si_2H_6 、 SiHCl_3 等が挙げられ、好ましくは SiH_2Cl_2 である。炭素源としては、 C_2H_2 、 C_2H_4 、 C_3H_8 、 CH_4 、 C_2H_6 等が挙げられ、好ましくは C_2H_2 である。珪素源の流量は、通常、0.1～1000 sccm、好ましくは1～50 sccm、特に好ましくは5～30 sccmであり、炭素源の流量は、通常、0.1～1000 sccm、好ましくは1～100 sccm、特に好ましくは5～50 sccmである。

【0035】キャリアガスとしては、 H_2 、Ar、He、Kr、Xe、Ne等が用いられ、好ましくは H_2 である。キャリアガスの流量は、通常、0～10000 sccm、好ましくは10～3000 sccm、特に好ましくは100～1000 sccmである。

【0036】気相成長時の圧力は、通常0.1 Torr～760 Torr、好ましくは1 Torr～0.5 Torr、特に好ましくは10 Torr～0.2 Torrである。

【0037】また、特定の条件下に上記特性を有する炭化珪素の単結晶ウィスカーを形成することができる。炭化珪素の単結晶ウィスカーの気相成長条件としては、例えば、後記する表1の条件が挙げられる。

【0038】エミッタ材である炭化珪素に前記した不純物を添加する方法としては、炭化珪素の気相成長と同時に、気相成長直後または炭化珪素エミッタ形成後に、熱拡散、イオン注入、中性子線照射等の手段を用いることができる。

【0039】ここで、熱拡散とは、被添加材料を加熱し、固溶度を上げることにより、添加物質（不純物）を気相、液相、固相のいずれかより被添加材料中へと拡散させる方法である。

【0040】イオン注入とは、添加する元素（不純物）をイオン化させ、高電界で加速して被添加材料中へと打ち込む方法である。

【0041】中性子線照射とは、被添加材料に中性子線を照射し、被添加材料の構成元素に核転換反応をもたらし、伝導に影響を及ぼす元素を生成させる方法である。

【0042】上記のような手段で不純物を添加できるため、極めて簡単に、且つ精度良く電界電子放出素子用エミッタの製造を行うことができる。

【0043】例えば、熱拡散によって炭化珪素の気相成長と同時に不純物を添加するには、アンモニアガス（ NH_3 ）、 POCl_3 、 PH_3 、 B_2H_6 、 AsH_3 、 BCl_3 、 SbH_3 、 BiH_3 等をドーピングガスとして導入

することによって容易に行うことができる。ドーピングガスの流量は、通常、0.01～100 sccm、好ましくは0.1～10 sccm、特に好ましくは0.2～5 sccmである。

【0044】また、本発明によれば、シリコン基板上に二酸化珪素または窒化珪素からなる薄膜を形成し、該薄膜のエミッタを形成すべき箇所にシリコン基板が露出する開口部を形成し、該開口部のシリコン基板が露出している下地基板上に炭化珪素を気相成長させ、該開口部に選択的にエミッタを形成することを特徴とする方法により、さらに簡易に本発明の電界電子放出素子用エミッタを製造することができる。

【0045】すなわち、下地基板としてシリコンを用い、シリコン上に二酸化珪素または窒化珪素のいずれかにより構成される薄膜を堆積させ、この薄膜に、リソグラフィ等の手段により、開口部を設けて所望の部位でシリコン基板を露出させた基板を形成する。この基板上に、炭化珪素を気相成長させると、開口部のシリコン基板上には炭化珪素が気相成長するが、二酸化珪素または窒化珪素薄膜上には炭化珪素が気相成長しない。そのため、所望の場所に炭化珪素のエミッタを形成することが可能となり、後工程での不要部分の炭化珪素を除去する等の炭化珪素の加工を省くことができ、電界電子放出素子の製造工程が著しく簡略化される。

【0046】

【実施例】以下、実施例および図面を参照しつつ本発明を具体的に説明する。

【0047】（実施例1）図4～8は、実施例1の縦形の電界電子放出素子の製造工程を示す図である。

（1）エミッタの形成

真空中で、厚さ1mmの石英基板（絶縁性基板）（41）上に厚さ1μmの導電性の膜（42）を1150℃で貼り付けた。導電性の膜（42）は、不純物として、B（硼素）が $3 \times 10^{19} / \text{cm}^3$ 添加された単結晶シリコン（Si）を用いた。導電性膜（42）の抵抗率は0.003Ω-cmであった。Si表面の面方位は（111）であった。導電性膜（42）の上にレジスト（43）を2μmの厚さに塗布した（図4（a））。

【0048】次いで、レジストをリソグラフィにより、マスクを通して露光、次いで現像してレジストの外縁部分を削り、このレジストをマスクとして、リアクティブ・イオン・エッチング（RIE）により、導電性膜（42）の外縁を削り、絶縁性基板（41）の外縁部を露出させた（図4（b））。

【0049】次いで、導電性膜（42）上のレジストを、 O_2 プラズマアッシャーにより除去した。次いで、下記表2の条件でのCVD法により導電性膜（42）の上に厚さ3μmの炭化珪素膜（45）を形成した（図4（c））炭化珪素膜の形成と同時に、ドーピングガスとして0.5 sccmの NH_3 を用い、エミッタとなるべ

き炭化珪素に70ppmのN(窒素)を添加した。

【0050】次に、表6の条件でのCVD法により、炭化珪素膜の上から絶縁性基板までの露出部分を厚さ1 μ mの窒化珪素膜(46)で覆い、さらにその上に厚さ2 μ mのレジスト膜(47)を塗布した(図4(d))。

【0051】次に、リソグラフィにより、マスクを通して露光、次いで現像して円形の開口部状のレジストパターンを形成し、これをマスクとしてRIEにより、窒化珪素膜(46)および炭化珪素膜(45)をエッチングした(図5(e))。

【0052】次いで、これをプラズマエッチング(ダウンフローエッチング)することにより、エミッタとなるべき炭化珪素(45)を緩やかな円錐状とし、レジストを除去した(図5(f))。

【0053】残った窒化珪素膜をマスクとして、熱酸化を行い、エミッタとなるべき炭化珪素(45)の先端の先鋭化加工を行い(図5(g))、HF溶液による酸化珪素エッチングによりエミッタの外周に形成された二酸化珪素(49)を除去すると同時に窒化珪素膜(46)を除去し、炭化珪素からなるエミッタ(45a)が形成された(図5(h))。エミッタ(45a)を形成する炭化珪素は立方晶または六方晶であった。

【0054】(2)ゲート電極の形成

上記(1)で形成されたエミッタの上から絶縁性基板(41)上までをレジストで覆い、リソグラフィにより、マスクを通して露光、現像して、エミッタ(45a)のみを覆う形でレジスト(61)を残し(図6(a))、その上からスパッタ法により二酸化珪素膜で被覆した。二酸化珪素を現像液で現像し、エミッタ(45a)を覆っていたレジストおよびレジスト上の酸化珪素を除去し、露出したエミッタ(45a)の間にゲート電極の支柱(スペーサー)(62)となるべき酸化珪素が残った(図6(b))。スペーサー(62)の高さは、2~3 μ mであった。

【0055】次いで、これらのエミッタ(45a)およびスペーサー(62)の上から、厚さ3 μ mのレジストを塗布し、リソグラフィにより、マスクを通して露光、現像し、エミッタ(45a)を覆う形でレジスト(63)を残した(図6(c))。エミッタ(45a)を覆っているレジストを溶解し、エミッタ(45a)とスペーサー(62)の間をレジスト(63)で埋め(図6(c))、その上に、スパッタ法により、タングステン膜(64)を1 μ mの厚さに形成した。現像液で現像することにより、ゲート電極となるべきスペーサー上のタングステン(64a)を残して、他の部分のタングステンとエミッタとスペーサーの間を埋めていたレジスト(63)を同時に除去し、ゲート電極(64a)を形成した(図6(e))。

【0056】(3)アノード電極の形成

厚さ1mmの石英製アノード基板(71)に、ITOス

パッタ法により、厚さ0.5 μ mのITO膜(72)を形成した(図7(a))。

【0057】ITO(72)膜上に厚さ14 μ mのレジスト(73)を塗布し、リソグラフィにより、円形の開口部がそれぞれ前後左右に10~10000 μ mの間隔で形成されているマスクを通して露光、現像し、マスクの開口部に対応する位置で、レジストに直径10 μ mの開口部(73a)を形成し、各開口部でITO(72)膜を一部露出させた(図7(b))。

【0058】次いで、レジスト(73)の上を、スパッタ法により二酸化珪素(74)で被覆し(図7(c))、二酸化珪素(74)をレジスト(73)の高さまで研磨することにより削り取った(図7(d))。レジスト(73)を除去して、厚さ10 μ mの絶縁性スペーサーとなるべき高さ14 μ mの二酸化珪素の支柱(74a)が残り、アノードが形成された。

【0059】(4)エミッタとアノードの接合

上記(3)で作製されたアノードの絶縁性スペーサーである二酸化珪素支柱(74a)を、エミッタ側の絶縁性基板(41)と熱接着することにより、エミッタ(45a)とアノードを接合し、縦型の電界電子放出素子を得た。図8に、得られた電界電子放出素子の断面図を示す。

【0060】実施例1の電界電子放出素子用エミッタでは、電界集中する尖鋭部(エミッタ)は、耐熱性に優れる単一の炭化珪素で形成されているため、高い電流密度にともなうジュール熱に対して十分な耐熱性と安定性が確保されることは明らかである。また、炭化珪素からなるエミッタ表面は、酸化やエッチングに対する十分な抵抗性および十分な機械的強度を有しているため、放出電流の長期的安定性が向上する。

【0061】エミッタを構成する炭化珪素には70ppmのN(ドナー不純物)が添加されているため、炭化珪素は縮退し、エミッタ表面の電子親和力は3eV以下となり、ゲート電極に印加する電圧が数10~100V程度まで低減される。

【0062】実施例1では、70ppmの不純物が添加されており、炭化珪素の伝導帯に不純物準位が位置するため、不純物バンド間での電子励起過程が抑制され、エミッタからの放出電流は、熱や光、結晶方位、そして結晶多形に対して変化しなくなる。さらに、シリコンの禁制帯幅(1.12eV)よりも炭化珪素の禁制帯幅(2.2~2.8eV)が著しく広いため、500℃以上の高温においても安定に動作する電界電子放出素子である。

【0063】(実施例2)図9~11は、本実施例の横形の電界電子放出素子の製造工程を示す図である。厚さ1mmの石英基板(絶縁性基板)(91)上に、実施例1と同様に1 μ mのSi層(92)を貼り付けて、表2と同様の条件によるCVD法により、厚さ1 μ mの炭化

珪素膜(93)を形成した(図9(a))。この炭化珪素膜(93)の形成時に、ドーピングガスとして0.5 sccmのNH₃を用いることにより、不純物として、70ppmのN(窒素)を添加した。

【0064】炭化珪素膜(93)の上に、厚さ3μmのレジスト膜を塗布し、リソグラフィーにより、くさび形のマスクを通して露光、現像して、くさび形のレジスト(94)を残した(図9(b))。

【0065】次いで、このくさび形のレジスト(94)をマスクとして、表7の条件によるRIEによりマスクされていない部分のSi層(92)と炭化珪素層(93)を除去し、石英基板面(91a)を露出させた(図9(c))。

【0066】次いで、絶縁性基板(91)である石英の露出面(91a)を、レジスト(94)をマスクとして、5%HF(フッ化水素)溶液によってエッチングし、約1μmの深さで除去し、新たな石英基板面(91b)を露出させた(図9(d))。

【0067】次いで、スパッタ法により、厚さ1μmのタングステン(95aおよび95b)を堆積させた(図10(e))後、レジストの現像液で現像することにより、炭化珪素膜(93)上のレジスト(94)とその上のタングステン膜(95b)を除去した(図10(f))。

【0068】次に、ゲート電極となるべき石英基板(91b)上のタングステン膜(95a)とエミッタとなるべき炭化珪素(93)をマスクとして、その間の石英をエッチングにより削り、溝(隙間)(91b)を形成した。この溝を介してエミッタ(93)とゲート電極(95a)が配置された横型の電界電子放出素子が形成された(図11)。

【0069】実施例2の電界電子放出素子用エミッタでは、電界集中する尖鋭部(エミッタ)は、耐熱性に優れた単一の炭化珪素で形成されているため、高い電流密度にともなうジュール熱に対して十分な耐熱性と安定性が確保されることは明らかである。また、炭化珪素からなるエミッタ表面は、酸化やエッチングに対する十分な抵抗性および十分な機械的な強度を有しているため、放出電流の長期的安定性が向上する。

【0070】エミッタを構成する炭化珪素には70ppmのN(ドナー不純物)が添加されているため、炭化珪素は縮退し、表面の電子親和力は3eV以下となり、ゲート電極に印加する電圧が数10~100V程度まで低減される。

【0071】実施例2のエミッタでは、70ppmの不純物が添加されており、炭化珪素の伝導帯に不純物準位が位置するため、不純物バンド間での電子励起過程が抑制され、エミッタからの放出電流は、熱や光、結晶方位、そして結晶多形に対して変化しなくなる。さらに、シリコンの禁制帯幅(1.12eV)よりも炭化珪素の

禁制帯幅(2.2~2.8eV)が著しく広いため、500℃以上の高温においても安定に動作する電界電子放出素子である。

【0072】(実施例3)図12および13は、実施例3(エミッタが炭化珪素ウィスカーからなる)の縦形の電界電子放出素子の製造方法を示す図である。

【0073】(1)炭化珪素ウィスカーからなるエミッタの形成

上記実施例1と同様に、石英基板(絶縁性基板)(121)上に、厚さ1μmのシリコン(Si)膜(導電性膜)(122)を形成した。導電性膜(122)には、B(硼素)3×10¹⁹/cm³を添加した単結晶シリコンを用いた。導電性膜(122)の抵抗率は0.003Ω-cmであった。単結晶シリコンの面方位は(111)であった。

【0074】導電性膜(122)の上に、下記表1の条件によるCVD法により、高さ3μmの炭化珪素の単結晶ウィスカー(123)を気相成長させた(図12(a))。炭化珪素ウィスカー(123)は立方晶であり、炭化珪素ウィスカー形成時に、ドーピングガスとして0.5 sccmのNH₃を用い、不純物として、70ppmのN(窒素)を添加した。炭化珪素ウィスカー(123)の結晶方位は基板(121)の垂直方向に対して<111>方向であり、(100)面ファセットの出現により、先端の先鋭化がもたらされた。

【0075】次いで、炭化珪素ウィスカー(123)の上にレジスト(124)を塗布し(図12(b))、リソグラフィーにより、マスクを通して露光、現像して、約3μm間隔でレジストを除去し(図12(c))、残ったレジストをマスク(124a)として、RIEにより、マスクされていない部分の炭化珪素ウィスカーを除去し(図12(d))、次いでレジスト(124a)を除去し、レジストによってマスクされていた炭化珪素ウィスカー(123)を露出させた(図12(e))。

【0076】以降は、実施例1と同様にしてゲート電極を形成し、別にアノードを作製し、これらを接合して、炭化珪素ウィスカーからなるエミッタを有する縦型の電界電子放出素子を製造した(図13)。

【0077】ゲート電極(67a)として、厚さ1μmのタングステン(W)を用い、このタングステンゲート電極(67a)は、高さ2~3μmの酸化珪素からなるスペーサー(65)上に保持されている。さらに、電気的に結合されたエミッタアレイの境界部分に相当するゲート電極上には絶縁性スペーサー(74a)が置かれ、アノード(71)を保持している。

【0078】本実施例の電界電子放出素子用エミッタは、上記実施例1および2と同様の性能を有しており、さらに、本実施例の電界電子放出素子用エミッタは単結晶のウィスカーから形成されているため、面方位と結晶多形がそろい、大面積にわたり、放出電流の均一性が向

上する。また、電子放出部（エミッタ）の微細加工（先端の鋭化）工程を必要としないという利点を有する。

【0079】（実施例4）図14は、実施例4の電界電子放出素子のエミッタ部の製造工程を示す図である。

【0080】下地絶縁性基板（141）として、厚さ1 μ mの石英ガラスを用い、その上に導電性の膜（142）として、B（硼素） $3 \times 10^{19} / \text{cm}^3$ が添加された単結晶シリコン膜を接合した。導電性膜（142）の抵抗率は $0.003 \Omega \cdot \text{cm}$ 、膜厚は10 μ mであった。導電性膜であるシリコン表面の面方位は（100）であった。次に、導電性膜（142）上に、下記表2の条件での減圧CVD法により、厚さ10 μ mの単結晶の炭化珪素層（143）を気相成長させた。炭化珪素層（143）には、炭化珪素層（143）の気相成長時に、ドーピングガスとして0.5sccmの NH_3 を用い、不純物として、37ppmのN（窒素）が添加されていた。さらに、炭化珪素層（143）上に、表3の条件での減圧CVD法を用いて3 μ mの窒化珪素層（144）を堆積させた（図14（a））。

【0081】次いで、窒化珪素層（144）上に、厚さ2 μ mのレジスト（145）を塗布し、リソグラフィにより、マスクを通してUV露光と現像により、直径2 μ mの円形の開口パターンを形成した。次に、窒化珪素層（144）を、レジスト（145）をマスクとして下記表4の条件でのリアクティブイオンエッチング（RIE）により加工し、炭化珪素層（143）を一部露出させた（図14（b））。

【0082】次に、レジスト層（145）を O_2 プラズマで灰化させて除去し、エミッタとなるべき炭化珪素層（143a）に下記表5の条件での等方性ドライエッチングを施した（図14（c））。

【0083】次に、 O_2 雰囲気中で1100 $^{\circ}\text{C}$ 、120分間の熱酸化を行い、露出した炭化珪素表面に二酸化珪素（146）を形成した（図14（d））。

【0084】次に、10% $\text{HF} + 25\% \text{NH}_4\text{F}$ 溶液を用いて導電性膜（142）上に炭化珪素エミッタ（143a）を形成した（図14（e））。

【0085】本実施例の電界電子放出素子用エミッタは、上記実施例1および2と同様の性能を有していた。

【0086】本実施例では、炭化珪素が気相成長により堆積されるため、下地基板に対するヘテロエピタキシャル成長が、大面積で実現され、結晶性に優れた単結晶炭化珪素が得られる。このため、エミッタを形成した場合、大面積に渡り、放出電流の均一性と安定性が確保される。また、炭化珪素の気相成長時に不純物（ドナー不純物）が添加されており、炭化珪素からの電子放出のための電圧を低く抑えることが可能となる。

【0087】（実施例5）図15は、実施例5の電界電子放出素子のエミッタ部の製造工程を示す図である。

【0088】厚さ1mmの石英ガラスからなる絶縁性基

板（151）の上に、厚さ10 μ mの単結晶シリコン層（152）を接合した。接合されたシリコン層（152）表面の面方位は（111）であった。次に、単結晶シリコン層（152）上に下記表6の条件での減圧CVD法により、厚さ5 μ mの窒化珪素層（153）を気相成長させた。窒化珪素層（153）上には厚さ2 μ mのレジスト（154）が塗布され、リソグラフィにより、UV露光と現像により、直径2 μ mの開口パターンを形成した（図15（a））。

【0089】次に、レジスト（154）をマスクとして、下記表4の条件でのリアクティブイオンエッチングにより、窒化珪素層（153a）をエッチングし、部分的に単結晶シリコン層（122）の（111）面を露出させた。次に、レジスト層（154）を O_2 プラズマで灰化させて除去した（図15（b））。

【0090】次いで、下記表8の条件での減圧CVD法により、炭化珪素のウィスカーを<111>方位へ成長させて炭化珪素エミッタ（155）を形成した（図15（c））。このとき、炭化珪素ウィスカーは、シリコン層（152）の露出部のみに選択的に成長し、窒化珪素層（153a）上には成長しなかった。炭化珪素ウィスカー（155）の気相成長時に、ドーピングガスとして0.3sccmの NH_3 を用いることにより、不純物として、37ppmのN（窒素）が添加されていた。

【0091】窒化珪素膜（153a）は、炭化珪素ウィスカー形成後に除去してもよいし、電界電子放出素子を製造する際、スペーサー膜の一部として用いてもよい。スペーサー膜として用いる場合には、窒化珪素膜の膜厚を、予めスペーサー膜の厚さに調整しておいてもよい。

【0092】本実施例の電界電子放出素子用エミッタは、上記実施例1～4と同様の性能を有しており、さらに、実施例3のように、不要な炭化珪素ウィスカーを後から除去する必要がなく、極めて効率的に電界電子放出素子を製造することができる。

【0093】

【表1】

表1：炭化珪素の気相成長条件（CVD法）

成長温度	1000 $^{\circ}\text{C}$
原料ガス（流量）	SiH_2Cl_2 (10sccm)
	C_2H_2 (10sccm)
ドーピングガス（流量）	NH_3 (0.5sccm)
キャリアガス（流量）	H_2 (10sccm)
圧力	50mTorr
炭化珪素膜厚	10 μ m
結晶構造（面方位）	立方晶ウィスカー(111)

【0094】

【表2】

表2：炭化珪素の気相成長条件（CVD法）

成長温度	1020℃
原料ガス（流量）	SiH ₂ Cl ₂ (50sccm)
	C ₂ H ₂ (10sccm)
ドーピングガス（流量）	NH ₃ (0.5sccm)
キャリアガス（流量）	H ₂ (100sccm)
圧力	80mTorr
炭化珪素膜厚	10μm
結晶構造（面方位）	立方晶（100）

【0095】

【表3】

表3：窒化珪素の気相成長条件（CVD法）

成長温度	850℃
原料ガス（流量）	SiH ₂ Cl ₂ (100sccm)
	NH ₃ (50sccm)
キャリアガス（流量）	H ₂ (100sccm)
圧力	120mTorr
窒化珪素膜厚	3μm

【0096】

【表4】

表4：窒化珪素のRIE条件

rf電力	200W
エッチングガス（流量）	CF ₄ (50sccm)
	H ₂ (20sccm)
圧力	3Pa
エッチング速度	37.1nm/分

【0097】

【表5】

表5：炭化珪素のドライエッチング条件

rf電力	50W
エッチングガス（流量）	CF ₄ (100sccm)
	O ₂ (50sccm)
圧力	10Pa
エッチング速度	4.5nm/分

【0098】

【表6】

表6：窒化珪素の気相成長条件（CVD法）

成長温度	850℃
原料ガス（流量）	SiH ₂ Cl ₂ (100sccm)
	NH ₃ (50sccm)
キャリアガス（流量）	H ₂ (100sccm)
圧力	120mTorr
窒化珪素膜厚	5μm

【0099】

【表7】

表7：Siと炭化珪素のRIE条件

rf電力	300W
エッチングガス（流量）	CF ₄ (40sccm)
	O ₂ (10sccm)
圧力	3Pa
エッチング速度	50nm/分

【0100】

【表8】

表8：炭化珪素の気相成長条件（CVD法）

成長温度	1000℃
原料ガス（流量）	SiH ₂ Cl ₂ (10sccm)
	C ₂ H ₂ (10sccm)
ドーピングガス（流量）	NH ₃ (0.3sccm)
キャリアガス（流量）	H ₂ (100sccm)
圧力	50mTorr
炭化珪素膜厚	10μm
結晶構造（面方位）	立方晶ウィスカー(111)

【0101】

【発明の効果】本発明によれば、先鋭化加工の難しい炭化珪素をエミッタ材として用いる場合の従来の問題点を解決し、且つ高い電流密度に対してエミッタの形状変化が起こりにくく、電界電子放出素子としての安定性が著しく高く、電子放出に要する電圧を低くすることができ、さらに結晶多形や面方位の違いに基づく仕事関数の不均一性を制御することが可能であり、エミッタから放出される電流密度が外部からの熱や光の影響を受けない電界電子放出素子用エミッタ、それを有する電界電子放出素子およびその有利な製造法が提供される。

【図面の簡単な説明】

【図1】図1は、熱酸化によるシリコンの先端加工の工程を示す図である。

【図2】図2は、シリコンの異方性エッチングを活かした先端加工の工程を示す図である。

【図3】図3は、蒸着法によるエミッタ作成工程を示す図である。

【図4】図4は、実施例1の縦形の電界電子放出素子の製造工程を示す図（エミッタの製造—その1）である。

【図5】図5は、実施例1の縦形の電界電子放出素子の製造工程を示す図（エミッタの製造—その2）である。

【図6】図6は、実施例1の縦形の電界電子放出素子の製造工程を示す図（ゲート電極の形成）である。

【図7】図7は、実施例1の縦形の電界電子放出素子の製造工程を示す図（アノード電極の形成）である。

【図8】図8は、実施例1の縦形の電界電子放出素子を示す図である。

【図9】図9は、実施例2の横形の電界電子放出素子の製造工程（その1）を示す図である。

【図10】図10は、実施例2の横形の電界電子放出素子の製造工程（その2）を示す図である。

【図11】図11は、実施例2の横形の電界電子放出素子を示す斜視図である。

【図12】図12は、実施例3（エミッタが炭化珪素ウイスカーからなる）の縦形の電界電子放出素子の製造工程を示す図である。

【図13】図13は、実施例3（エミッタが炭化珪素ウイスカーからなる）の縦形の電界電子放出素子を示す図である。

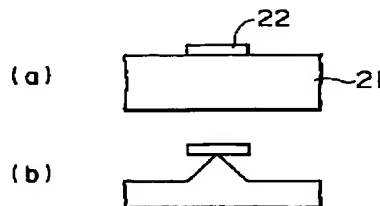
【図14】図14は、実施例4の電界電子放出素子のエミッタ部の製造工程を示す図である。

【図15】図15は、実施例5の電界電子放出素子のエミッタ部の製造工程を示す図である。

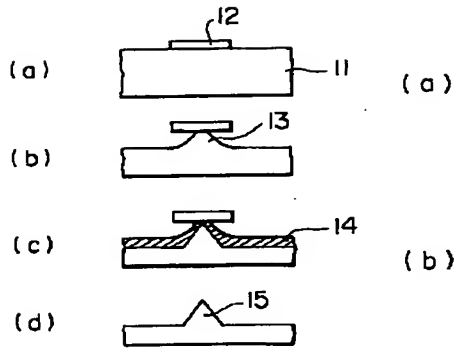
【符号の説明】

11：シリコン基板、12：マスク、13：凸部、14：二酸化珪素、15：エミッタ
21：シリコン基板、22：マスク
31：絶縁性基板、32：導体層、33：スペーサー層、34：ゲート電極、35：エミッタ材、36：エミッタ、37：開口部、41：石英基板、42：導電性膜、43：レジスト、44：イオン照射（RIE）、45：炭化珪素層、45a：エミッタ、46：窒化珪素層、47：レジスト、48：イオン照射（RIE）、49：二酸化珪素、61：レジスト、62：スペーサー、63：レジスト、64：タングステン膜、64a：ゲート電極となるべきタングステン
71：石英製アノード基板、72：ITO膜、73：レジスト、73a：開口部、74：二酸化珪素、74a：絶縁性スペーサー
91：石英基板、91a：石英基板面、91b：エッチングにより露出した新たな石英基板面、91c：溝、92：シリコン層、93：炭化珪素層、94：くさび形のレジスト、95aおよび95b：タングステン膜
121：石英基板、122：導電性膜、123：炭化珪素単結晶ウイスカー、124：レジスト、124a：レジストマスク
141：絶縁性基板（石英ガラス）、142：導電性膜、143：炭化珪素層、143a：エミッタ（となるべき炭化珪素）、144：窒化珪素層、145：レジスト、146：二酸化珪素
151：絶縁性基板（石英ガラス）、152：シリコン層、153および153a：窒化珪素層、154：レジスト、155：炭化珪素単結晶ウイスカー

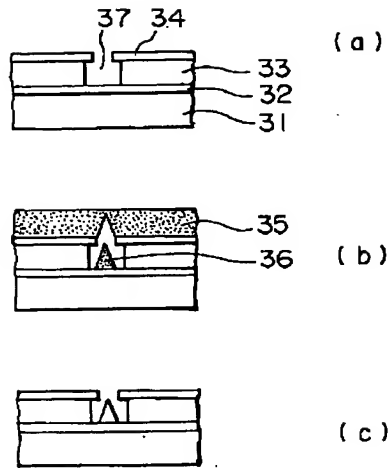
【図2】



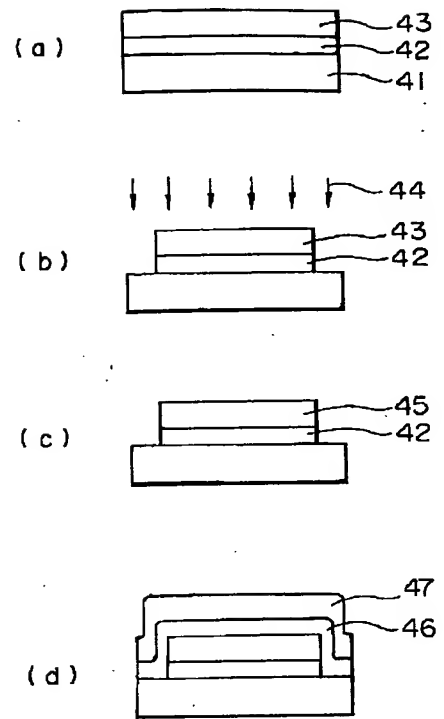
【図1】



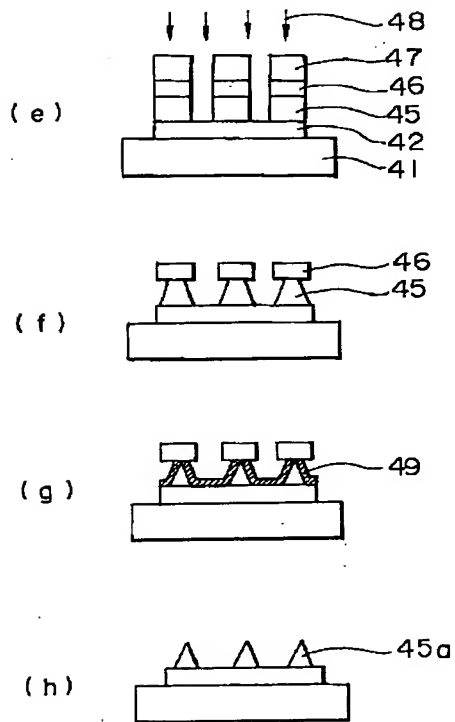
【図3】



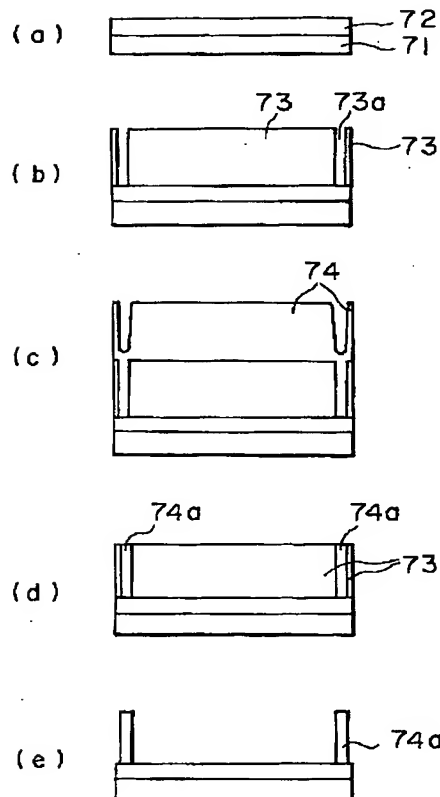
【図4】



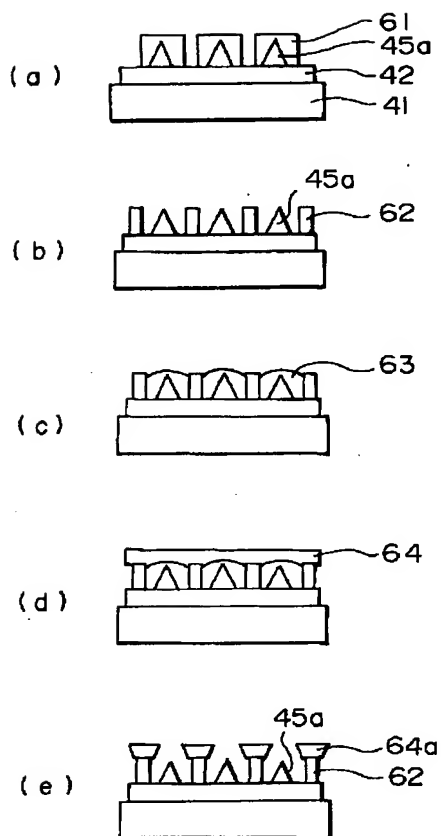
【図5】



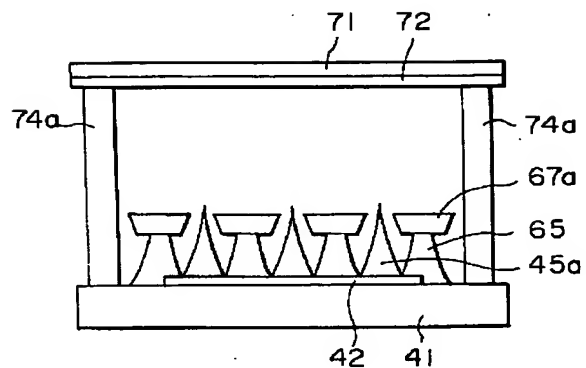
【図7】



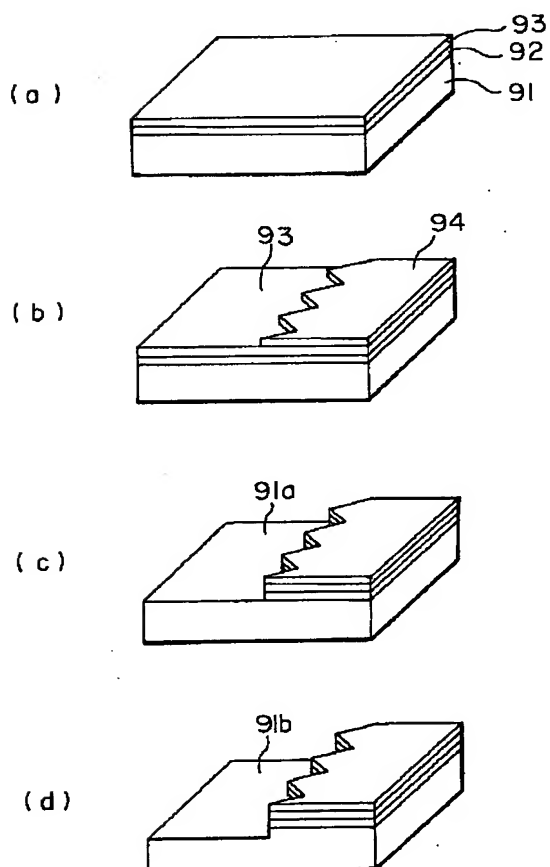
【図6】



【図8】

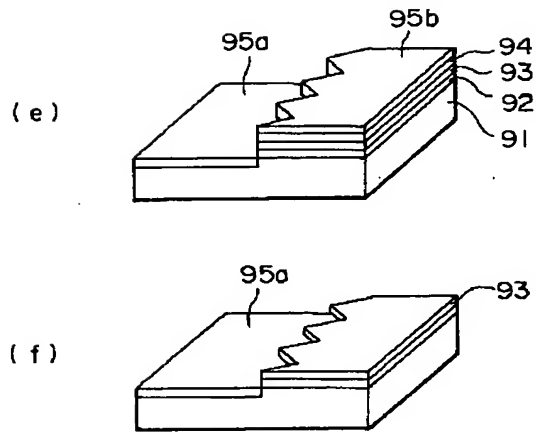


【図9】

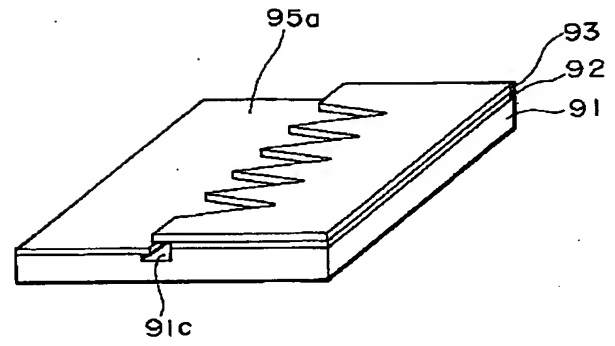


BEST AVAILABLE COPY

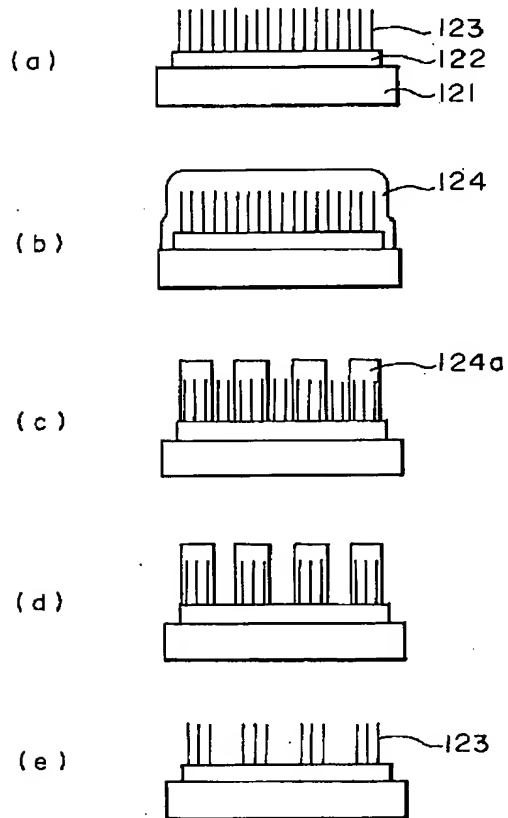
【図10】



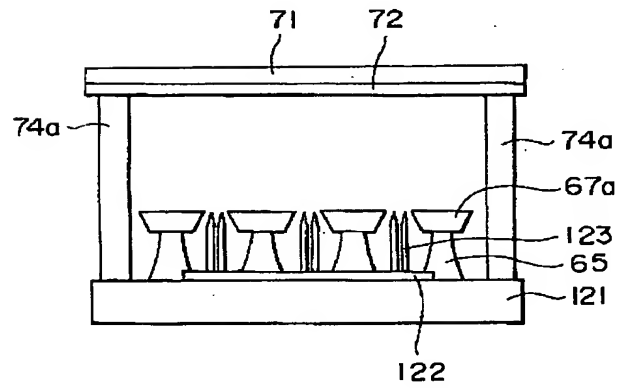
【図11】



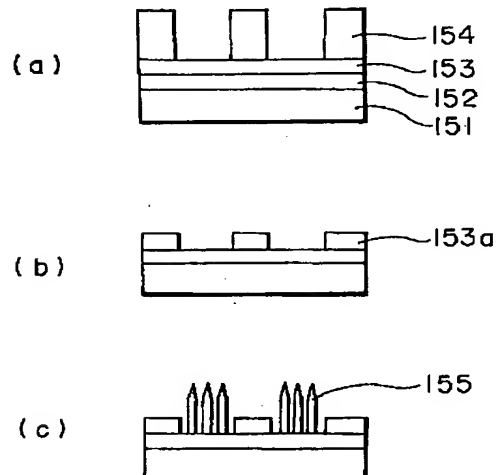
【図12】



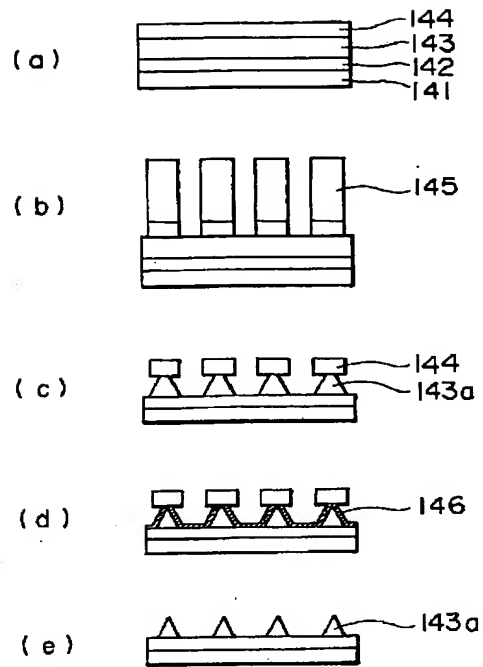
【図13】



【図15】



【図 14】



BEST AVAILABLE COPY